

CATIA V5 HD2 Agenda

일정	시간	교육 내용
1일	오전 (09:30 ~ 12:00)	Class Introduction CATIA V5 Environment CATIA V5 Com & Option
	오후 (13:30 ~17:30)	Sketcher Design Concept Sketcher Design Method Sketcher 실습 및 Q & A
2일	오전 (09:30 ~ 12:00)	Part Design 개요, 특징 Part Design 기법 Part Design -Sketch Based Feature, Dress-up Feature
	오후 (13:30 ~17:30)	Part Design -Surface Based Feature, Transformation Feature Part Design - 실습 및 Q & A
3일	오전 (09:30 ~ 12:00)	Part Design -Multi-Body 방법론 Part Design - 실습 및 Q & A
	오후 (13:30 ~17:30)	Wireframe & Surface - Basic Wireframe & Surface Creation Wireframe & Surface - 실습 및 Q&A
4일	오전 (09:30 ~ 12:00)	Assembly Design 개요 Assembly Design - Product Structure 정의 Assembly Design - Manipulation 및 Constraint 정의 방법
	오후 (13:30 ~17:30)	Assembly Design - Scenes 정의 및 Space Analysis 정의 Assembly Design - 실습 및 Q & A
5일	오전 (09:30 ~ 12:00)	Drafting -개요, 특징 Drafting -Sheet & View Creation Drafting -Dimension & Annotation
	오후 (13:30 ~17:30)	Drafting -Dress-Up Elements & Properties Drafting - 실습 및 Q&A